

Receiving apparatus and methods

Patent Number: ☐ [EP0878933](#)
Publication date: 1998-11-18
Inventor(s): OKADA TAKAHIRO [JP]; ITO OSAMU [JP]; IKEDA TAMOTSU [JP]
Applicant(s): SONY CORP [JP]
Requested Patent: ☐ [JP10308717](#)
Application Number: EP19980303463 19980501
Priority Number(s): JP19970114714 19970502
IPC Classification: H04L5/06; H04J11/00; H04J1/00
EC Classification: [H04L1/08](#), [H04L25/06](#), [H04L27/26M5](#)
Equivalents: AU6363898, ☐ [AU734184](#), ☐ [US6169768](#)
Cited Documents: [WO9205646](#); [EP0653858](#); [US5471464](#); [WO9520848](#); [WO9210043](#)

Abstract

A multiplication circuit is removed from a receiving apparatus which receives an orthogonally modulated information sequence. A real-number part and an imaginary-number part of a transmission parameter converted into a frequency range are input to respective hard determination circuits (143, 144). The hard determination circuits (143, 144) convert the respective components into 1-bit data in accordance with a predetermined threshold value. Differential decoding circuits (145, 146) differentially decode the real-number part and the imaginary-number part which have been converted into 1-bit data, respectively, and output the obtained data to cumulative addition circuits (147, 148). The cumulative addition circuits (147, 148) cumulatively add the differentially demodulated data and supply it to respective identification-distance measurement circuits (149, 150) and also to a selector (152). The identification-distance measurement circuits (149, 150) determine the identification distance, and cause the selector (152) to select the components with a greater distance and to supply them to a majority decision circuit (153).

The majority decision circuit (153) makes a majority decision of the data selected by the selector. 

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-308717

(43)公開日 平成10年(1998)11月17日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 J 11/00

H 0 4 J 11/00

Z

H 0 4 L 27/38

H 0 4 L 27/00

G

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21)出願番号

特願平9-114714

(22)出願日

平成9年(1997)5月2日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 岡田 隆宏

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 伊藤 鎮

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 池田 保

東京都品川区北品川6丁目7番35号 ソニー株式会社内

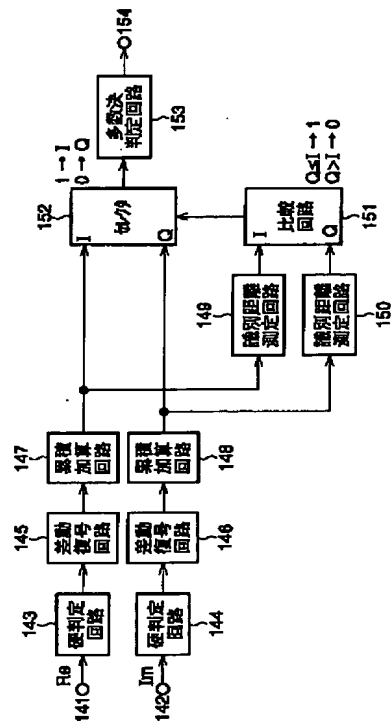
(74)代理人 弁理士 稲本 義雄

(54)【発明の名称】 受信装置および受信方法

(57)【要約】

【課題】 直交変調された情報系列を受信する受信装置から乗算回路を除外する。

【解決手段】 周波数領域に変換された伝送パラメータの実数部と虚数部は、それぞれ硬判定回路143、144に入力される。硬判定回路143、144は、それぞれの成分を所定の閾値に応じて、1ビットデータに変換する。差動復号回路145、146は、1ビットのデータに変換された実数部と虚数部をそれぞれ差動復号し、得られたデータを累積加算回路147、148に出力する。累積加算回路147、148は、差動復調されたデータを累積加算して、それぞれ識別距離測定回路149、150に供給するとともに、セクタ152に供給する。識別距離測定回路149、150は識別距離を判定し、その距離が長い方の成分をセクタ152に選択させ、多数決判定回路153に供給させる。多数決判定回路153は、セクタ152により選択されたデータを多数決判定する。



【特許請求の範囲】

【請求項1】 直交変調された情報系列を受信する受信装置において、

前記直交変調された情報系列を受信する受信手段と、
前記受信手段により受信された前記情報系列を所定の直交軸に応じて直交復調する復調手段と、
前記復調手段により復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択する選択手段と、
前記選択手段により選択された軸に対応する成分を用いて前記情報系列を再生する再生手段とを備えることを特徴とする受信装置。

【請求項2】 前記情報系列は繰り返し符号化されており、
前記繰り返し符号化された情報を復号化する際に用いる閾値と前記情報系列との距離を各軸毎に算出する算出手段を更に備え、
前記選択手段は、前記算出手段により算出された前記各軸毎の前記閾値と前記情報系列との距離を尤度として、最も尤度が高い軸を選択することを特徴とする請求項1に記載の受信装置。

【請求項3】 前記情報系列は複数のサブキャリアに同じ情報が付加され、マルチキャリア伝送に基づいて繰り返し符号化されていることを特徴とする請求項2に記載の受信装置。

【請求項4】 前記情報系列は複数のタイムスロットに同じ情報が付加されて繰り返し符号化されていることを特徴とする請求項2に記載の受信装置。

【請求項5】 前記情報系列は差動変調されており、
前記復調手段により復調された情報系列に含まれている各軸の成分を、それぞれの軸毎に差動復号する復号手段と、
前記復号手段により差動復号された情報のうち、前記選択手段により選択された軸に対応する情報を多数決判定する判定手段とを更に備えることを特徴とする請求項2に記載の受信装置。

【請求項6】 直交変調された情報系列を受信する受信方法において、
前記直交変調された情報系列を受信する受信ステップと、
前記受信ステップにより受信された前記情報系列を所定の直交軸に応じて直交復調する復調ステップと、
前記復調ステップにより復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択する選択ステップと、
前記選択ステップにより選択された軸に対応する成分を用いて前記情報系列を再生する再生ステップとを備えることを特徴とする受信方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、受信装置および受信方法に関し、特に、直交変調された情報系列を受信する受信装置および受信方法に関する。

【0002】

【従来の技術】ディジタル変調方式としては、位相や振幅に情報を割り当てるPSK (PhaseShift Keying) やQAM (Quadrature Amplitude Modulation) などが頻用されている。

【0003】ところで、これらのディジタル変調方式には、単一の搬送波を前述のような方法により変調して伝送するシングルキャリア方式と、複数の搬送波を変調して伝送するマルチキャリア方式とがある。

【0004】シングルキャリア伝送方式では、単一の搬送波をPSKやQAMなどにより変調して伝送する。これに対し、マルチキャリア伝送では、狭帯域化した複数の搬送波を前述のPSKやQAMなどにより変調して伝送する。マルチキャリア伝送方式では各搬送波の帯域幅がシングルキャリア伝送方式に比べて狭いので、周波数選択性フェージングを有する環境下においても、各搬送波帯域内の振幅や遅延偏差を小さく抑えることができるので、ビット誤り率の悪化を抑制することができる。

【0005】図9はマルチキャリア伝送方式の送信装置の構成例である。シリアルパラレル（以下、S/Pと記述する）変換回路2は、入力されたシリアルデータ（伝送しようとするデータ）1をパラレルデータに変換する。D/A (Digital to analog) 変換回路3乃至6は、S/P変換回路2の出力データを対応するアナログ信号に変換する。

【0006】LPF (Low Pass Filter) 7乃至10は、D/A変換回路3乃至6の出力に含まれている不要な高周波成分を除去する。直交変換回路11乃至14は、局部発振回路15乃至18が出力する周波数 f_1 乃至 f_4 信号により、LPF 7乃至10の出力をそれぞれ直交変換する。

【0007】局部発振回路15乃至18は、それぞれ、 f_1 乃至 f_4 の周波数の信号を出力し、直交変換回路11乃至14に供給する。BPF (Band Pass Filter) 19乃至22は、それぞれ、直交変換回路11乃至14の出力に対して帯域制限を施し、得られた信号を加算回路23に供給する。加算回路23は、BPF 19乃至22の出力を加算して、マルチキャリア信号を生成する。

【0008】BPF 24は、加算回路23の出力信号のスペクトラムを適宜成形した後、RFコンバータ25に出力する。RFコンバータ25は、BPF 24から出力されたマルチキャリア信号の周波数帯域をRF帯域に変換した後、アンテナ26から送出する。

【0009】図10は、マルチキャリア伝送方式の受信装置の構成例を示す図である。この図において、アンテナ32は、図9に示す送信装置のアンテナ26から送信されたRF信号を受信する。IFコンバータ33は、ア

ンテナ32により受信されたRF信号をIF（中間帯域）信号に変換する。

【0010】分波回路34は、IF信号から各搬送波を分離抽出する。BPF35乃至38は、分波回路34から出力された各搬送波に対して帯域制限を施し、中心周波数がそれぞれ f_1 乃至 f_4 の搬送波を抽出する。

【0011】直交復調回路39乃至42は、局部発振回路43乃至46から出力される信号とBPF35乃至38から出力される信号をそれぞれ乗算し、ベースバンド信号に復調する。局部発振回路43乃至46は、 f_1 乃至 f_4 の周波数の信号を発生し、それぞれ直交復調回路39乃至42に供給する。

【0012】LPF47乃至50は、直交復調回路39乃至42から出力されたベースバンド信号から不要な高周波成分を除去する。A/D（Analogu to Digital）変換回路51は、LPF47乃至50の出力信号に対応するディジタル信号に変換する。

【0013】パラレルシリアル（以下、P/Sと記述する）変換回路55は、A/D変換回路51乃至54から出力されたパラレル信号をシリアル信号に変換し、受信ディジタル信号56として出力する。

【0014】以上のようなマルチキャリア伝送方式では、1つの周波数に対しては、1つの搬送波（キャリア）のみが割り当てられている。しかし、周波数の利用効率を向上させるために、各キャリアを位相の異なる（周波数軸上で直交する）2つのサブキャリアにより構成する方法が提案されている。

【0015】図11は、マルチキャリア伝送方式において、サブキャリアを周波数軸上で直交するように配置した、いわゆるOFDM（Orthogonal Frequency Divison Multiplexing）方式に基づく送信装置である。

【0016】この図において、マッピング回路62は、ディジタル入力信号61をQPSKや16QAMなどの変調方式に従って、対応する同相（I）成分と直交（Q）成分とに変換する。IDFT（Inverse Descrete Fourier Transform）回路63は、マッピング回路62により所定の信号点に変換されたデータを時間領域の信号に変換する。

【0017】メモリ64、65は、IDFT回路63から出力される時間領域の信号に対して、各シンボルの始まりと終わりを示すガードインターバルを付加する。D/A変換回路66、67は、ガードインターバルが付加された時間領域の信号に対応するディジタル信号に変換する。

【0018】LPF68、69は、D/A変換により生じた折り返し成分（高周波成分）を除去した後、直交変調回路70に出力する。直交変調回路70は、局部発振回路71から供給される周波数 f_1 の信号によりLPF68、69の出力信号を直交変調する。

【0019】BPF72は、直交変調回路70の出力信

号から中間周波数（IF）帯域の信号のみを抽出してRFコンバータ73に供給する。RFコンバータ73は、IF帯域の信号をRF帯域の信号に変換した後、アンテナ74より送信する。

【0020】図12は、図11に示すOFDM方式の送信装置から送信された情報を受信する受信装置の構成例を示す図である。

【0021】この図において、IFコンバータ83は、アンテナ82により受信されたRF帯域の信号をIF帯域の信号に周波数変換する。直交復調回路84は、局部発振回路85から供給される周波数 f_1 の信号により、IFコンバータ83から出力された信号を直交復調する。

【0022】LPF86、87は、直交復調回路84の出力信号に含まれている不要な高周波成分を除去する。A/D変換回路88、89は、LPF86、87から出力される信号に対応するディジタル信号に変換し、DFT（Digital Fourier Transform）90に供給する。

【0023】DFT90は、A/D変換回路88、89から出力されたディジタル信号を周波数領域の信号に変換し、デマッピング回路91に出力する。

【0024】デマッピング回路91は、周波数領域に変換されたI成分とQ成分からもとのディジタルデータを再生し、受信データ92として出力する。

【0025】以上のようなOFDM方式では、各搬送波が直交する2つのサブキャリアにより構成されているので、周波数利用効率を向上させることが可能となる。

【0026】ところで、通信形態や放送形態の種類の増加に伴って、伝送する情報の量や質に応じて、変調方式や誤り訂正方式を適宜変更することが可能な伝送方式が提案されるようになった。そのような方式においては、使用する変調方式や誤り訂正方式を記述した伝送パラメータをデータと共に送信し、受信側においてこの伝送パラメータに応じて適切な変調や誤り訂正などを行うことが一般的である。

【0027】図13は、OFDM方式において使用されている伝送パラメータの一例を示している。この図に示すように、1OFDMシンボルを構成する合計25本の有効搬送波のうち、第0番目、第5番目、第10番目、第15番目、および、第20番目の合計5本の搬送波に伝送パラメータを割り当て、それ以外の搬送波に送信データを割り当てている。受信側では、伝送パラメータに応じてデータ搬送波の復調方式を決定するので、伝送パラメータ搬送波はデータ搬送波よりも高い耐雑音性が要求される。

【0028】図14は、伝送パラメータを伝送することが可能なOFDM方式の送信装置の構成例を示すブロック図である。この例では、伝送パラメータは差動BPSK（Binary Phase Shift Keying）で変調されており、また、伝送パラメータ搬送波はすべて同じ情報を伝送し

ている。このような方法は、欧州デジタル地上波放送においても用いられている。なお、この図において、図11と対応する部分には対応する符号が付してあるので、その説明は省略する。

【0029】この図においては、図11の場合と比較して、差動変調回路102とマルチプレクサ（以下、MUXと記述する）が新たに追加されている。その他の構成は、図11の場合と同様である。

【0030】差動変調回路102は、入力された伝送パラメータ101に対して差動変調を施す。即ち、差動変調回路102は、入力された伝送パラメータ101の持つ情報を、現在のデータと1OFDMシンボル前のデータの位相差として割り当てる。

【0031】MUX103は、マッピング回路62の出力または差動変調回路102の出力の何れかを選択して、サブキャリアに割り当てる。

【0032】MUX103により生成されたデータは、IDFT63に供給され、そこで、時間領域の信号に変換される。それ以降の処理は、図11の場合と同様であるのでその説明は省略する。

【0033】図15は、図14に示す送信装置に対応する受信装置の構成例を示すブロック図である。なお、この図において、図12と対応する部分には対応する符号を付してあるので、その説明は適宜省略する。

【0034】この図においては、図12の場合と比較して、デマルチプレクサ（以下、DMUXと記述する）、差動復調回路112、および、多数決判定回路113が新たに付加されている。その他の構成は、図12に示す場合と同様である。

【0035】DMUX111は、DFT90により離散フーリエ変換されたOFDM信号から、送信データと伝送パラメータとを分離抽出し、デマッピング回路91と差動復調回路112にそれぞれ供給する。

【0036】差動復調回路112は、DMUX111から出力された伝送パラメータに対して差動復調を施し、得られたデータを多数決判定回路113に出力する。即ち、差動復調回路112は、DMUX111から新たに出力された伝送パラメータと、1OFDMシンボル前に出力された伝送パラメータとの間の位相差を算出して出力する。

【0037】図16は、差動復調回路112の詳細な構成例を示している。この図において、遅延回路123は、DMUX111から出力された伝送パラメータを構成する実数部（Re）121と虚数部（Im）122とを、1OFDMシンボル分だけ遅延して出力する。

【0038】乗算回路124は、DMUX111から新たに出力された伝送パラメータの実数部121と、遅延回路123により1OFDMシンボル分だけ遅延された実数部121とを乗算して加算回路126に出力する。

【0039】乗算回路125は、DMUX111から新

たに出力された伝送パラメータの虚数部122と、遅延回路123により1OFDMシンボル分だけ遅延された虚数部とを乗算して加算回路126に出力する。

【0040】加算回路126は、乗算回路124、125の出力を加算して差動復調出力127として出力する。その結果、加算回路126からは、遅延回路123により遅延された1OFDMシンボル前のデータと、DMUX111から新たに出力されたデータを複素乗算した結果のうち、実数部のみが出力される。

【0041】図15に戻って、多数決判定回路113は、差動復調回路112から出力された各搬送波の差動復調結果を多数決判定し、その結果を伝送パラメータ114として出力する。

【0042】このように、送信側において差動変調を行い、受信側において受信したデータに差動復調を行うようにすることにより、隣接する2つのOFDMシンボル間の相対的な差異に基づいて情報が再生されるので、例えば、再生搬送波が送信側と受信側の間でずれを生じているような場合においても、元の情報を正確に再生することが可能となる。

【0043】

【発明が解決しようとする課題】ところで、差動復調を行うためには、乗算回路124、125が必要となる。このような乗算回路をディジタル回路により構成するには多くの回路資源が必要となるので、その結果、回路の規模が大きくなるとともに、開発のためのプロセスが煩雑化するという課題があった。

【0044】本発明は、以上のような状況に鑑みてなされたものであり、伝送シンボルを含む情報を受信するOFDM受信装置の回路規模を縮小するとともに、開発のためのプロセスを簡易化することを目的とするものである。

【0045】

【課題を解決するための手段】請求項1に記載の受信装置は、直交変調された情報系列を受信する受信手段と、受信手段により受信された情報系列を所定の直交軸に応じて直交復調する復調手段と、復調手段により復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択する選択手段と、選択手段により選択された軸に対応する成分を用いて情報系列を再生する再生手段とを備えることを特徴とする。

【0046】請求項6に記載の受信方法は、直交変調された情報系列を受信する受信ステップと、受信ステップにより受信された情報系列を所定の直交軸に応じて直交復調する復調ステップと、復調ステップにより復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択する選択ステップと、選択ステップにより選択された軸に対応する成分を用いて情報系列を再生する再生ステップとを備えることを特徴とする。

【0047】請求項1に記載の受信装置においては、直

交変調された情報系列を受信手段が受信し、受信手段により受信された情報系列を所定の直交軸に応じて復調手段が直交復調し、復調手段により復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択手段が選択し、選択手段により選択された軸に対応する成分を用いて情報系列を再生手段が再生する。例えば、BPSK方式に基づいて変調された情報系列を受信手段が受信し、受信手段が受信した情報系列をI軸およびQ軸からなる直交軸に応じて復調手段が直交復調し、直交復調された情報系列に含まれているI軸成分とQ軸成分とを参照して、最も尤度が高い軸を選択手段が選択し、選択手段により選択された軸に対応する成分を用いて、もとの情報系列を再生手段が再生する。

【0048】請求項6に記載の受信方法においては、直交変調された情報系列を受信ステップが受信し、受信ステップにより受信された情報系列を所定の直交軸に応じて復調ステップが直交復調し、復調ステップにより復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択ステップが選択し、選択ステップにより選択された軸に対応する成分を用いて情報系列を再生ステップが再生する。例えば、BPSK方式に基づいて変調された情報系列を受信ステップが受信し、受信ステップが受信した情報系列をI軸およびQ軸からなる直交軸に応じて復調ステップが直交復調し、直交復調された情報系列に含まれているI軸成分とQ軸成分とを参照して、最も尤度が高い軸を選択ステップが選択し、選択ステップにより選択された軸に対応する成分を用いて、もとの情報系列を再生ステップが再生する。

【0049】

【発明の実施の形態】図1は、本発明の実施の形態の構成例を示すブロック図である。この図において、図15と対応する部分には同一の符号を付してあるのでその説明は適宜省略する。なお、この実施例に対応する送信装置の構成は、図14と同様であるのでその説明は省略する。また、伝送パラメータは、第0番目、第5番目、第10番目、第15番目、および、第20番目に割り当てられている。即ち、これら5種類の搬送波は、同一の伝送パラメータが差動BPSKで符号化されたものにより構成されている。

【0050】この実施の形態においては、図15に示す構成例から、差動復調回路112および多数決判定回路113が除外されており、その代わりにDAMD (Double Axis Majority Decision: 2軸多数決回路) 131が新たに付加されている。その他の構成は、図15における場合と同様である。

【0051】図2は、DMAD回路131の詳細な構成例を示している。この図において、硬判定回路143、144は、DMUX111から出力された伝送パラメータの実数部141と虚数部142をそれぞれ入力して硬判定を行い（入力された値に対して所定の閾値を適用

し、1または0の何れかであるかの判定を行い）、得られた結果を1ビットデータとして差動復号回路145、146（復号手段）にそれぞれ供給する。

【0052】差動復号回路145、146は、硬判定回路143、144による硬判定の結果得られたデータに対して差動復号を施す。即ち、差動復号回路145、146は、1OFDMシンボル前のデータと現在のデータを比較して、これらが互いに異なる場合には値“1”を出力し、また、互いに等しい場合には値“0”を出力する。

【0053】図3は、差動復号回路145、146の詳細な構成例を示している。この図において、遅延回路172は、硬判定回路143、144から出力されたデータを1OFDMシンボル分だけ遅延して出力するようになされている。排他的論理和回路173は、硬判定回路143または144から出力されたデータと、遅延回路172により1OFDMシンボル分だけ遅延されたデータとの間の排他的論理和を演算して出力する。即ち、排他的論理和回路173は、入力された2つのデータの値が異なる場合には値“1”を出力し、2つのデータの値が等しい場合には値“0”を出力する。

【0054】図2に戻って、累積加算回路147、148は、差動復号回路145、146から出力されるデータを1OFDMシンボルに亘って累積加算するようになされている。識別距離測定回路149、150（算出手段）は、累積加算回路147、148の出力値のうちで尤度が高い方を選択するためのデータ（識別距離）を生成するようになされている。

【0055】図4は、識別距離測定回路149、150の詳細な構成例を示している。この図に示すように、識別距離測定回路149、150の入力xと出力yの間には以下の関係がある。なお、ここで、ABS()は、括弧内の絶対値を求める関数である。

$$【0056】 y = ABS(x \times 2 - 5) \quad \dots (1)$$

【0057】比較回路151は、識別距離測定回路149、150からそれぞれ出力された値を比較し、識別距離測定回路149の出力が識別距離測定回路150の出力よりも大きいか、または、これらが等しい ($I \geq Q$) 場合には、値“1”をセクタ152（選択手段）に対して出力する。一方、識別距離測定回路149の出力が識別距離測定回路150の出力よりも小さい ($I < Q$) 場合には、値“0”をセクタ152に対して出力する。

【0058】セクタ152は、比較回路151の出力が“1”の場合 ($I \geq Q$ の場合) には、累積加算回路147から出力されるデータを選択して多数決判定回路153（再生手段、判定手段）に供給する。また、比較回路151の出力が“0”の場合 ($I < Q$ の場合) には、累積加算回路148の出力を選択して多数決判定回路153に出力するようになされている。

【0059】多数決判定回路153は、セクタ152の出力を参照して、求めようとする値が“0”であるか、または、“1”であるかを判定し、判定結果を出力する。

【0060】次に、以上の実施の形態の動作について説明する。

【0061】送信側から伝送されてきたRF信号は、アンテナ82（受信手段）により受信され、IFコンバータ83により中間帯域の信号に変換される。そして、直交復調回路84（復調手段）により直交復調され、I軸およびQ軸成分が抽出される。I軸成分とQ軸成分は、A/D変換回路88、89によりデジタル信号に変換された後、DFT90により離散フーリエ変換が施されて周波数領域の信号に変換され、DMUX111に供給される。

【0062】DMUX111より出力された伝送パラメータの実数部141と虚数部142は、硬判定回路143、144にそれぞれ供給される。硬判定回路143、144は、所定の値（例えば、0.5など）を閾値として、入力されたデータが“0”であるかまたは“1”であるかを判定（硬判定）し、判定結果を1ビットデータとして差動復号回路145、146にそれぞれ出力する。

【0063】差動復号回路145、146は、遅延回路172により遅延された1OFDMシンボル前のデータと、硬判定回路143または硬判定回路144の出力との間で排他的論理和回路173により排他的論理和を演算して得られた結果を出力する。その結果、これら2つのデータが等しい場合には値“0”が出力され、また、2つのデータが等しくない場合には値“1”が出力されることになる。

【0064】累積加算回路147、148は、それぞれ差動復号回路145、146の出力を1OFDM期間に亘って累積加算し、得られた値をそれぞれ識別距離測定回路149、150に出力するとともに、セクタ152に出力する。

【0065】識別距離測定回路149、150は、累積加算回路147、148の出力のうち、尤度が高い方を選択するためのデータをそれぞれ生成する。即ち、累積加算回路147、148から出力されるデータは、それぞれ、5つの搬送波のデータ（1ビットデータ）を累積加算したものであるため、その閾値は2.5となる。ところで、伝送パラメータは、伝送路の状態などにより、位相平面上において所定方向に回転されている場合があり、その場合には基準とする軸を特定しなければ元のデータを正確に復元することはできない。そこで、本実施の形態においては、累積加算回路147、148の出力の前述の閾値からの距離を識別距離とし、識別距離の大きい方の軸を基準となる軸として選択する。

【0066】いま、例えば、累積加算回路147から値

“4”が出力されており、また、累積加算回路148から値“2”が出力されているとすると、これらの値を式（1）のxに代入すると、識別距離yとしてそれぞれ“3”、“1”を得る。従って、その場合、累積加算回路147の出力の方が大きいので（識別距離が大きいので）、比較回路151は、値“1”を出力する。その結果、セクタ152は、累積加算回路147の出力値を選択して多数決判定回路153に供給する。

【0067】多数決判定回路153は、所定の閾値（例えば、2.5）を基準として、セクタ152から出力される値を1ビットのデータに変換して出力する。先ほどの例では、セクタ152からは、値“4”が出力されているので、 $4 > 2.5$ であることから値“1”が出力される。逆に、セクタ152の出力が値“2.5”よりも小さい場合には、多数決判定回路153は値“0”を出力する。

【0068】以上の実施の形態によれば、伝送パラメータの実数部または虚数部をそれぞれ硬判定した後、差動復号し、得られたデータの累積加算を求め、識別距離が大きい方のデータを尤度が高いデータとして選択し、多数決判定を行うようにしたので、乗算回路を省略することができ、その結果、従来の場合に比べて回路規模を縮小することが可能となる。

【0069】図5は、本発明の受信装置の第2の実施の形態に対応する送信装置の構成例を示すブロック図である。この実施の形態では、シングルキャリア伝送方式（単一の搬送波を用いて情報を伝送する方式）に基づいて情報を送信するようになされている。なお、この図において、図14と対応する部分には同一の符号を付してあるので、その説明は省略する。

【0070】図5に示す実施の形態では、図14に示す構成からIDFT63、メモリ64、65、および、差動変調回路102が除外され、繰り返し符号化回路204、差動変調回路205が新たに付加されている。なお、その他の構成は図14に示す場合と同様である。

【0071】繰り返し符号化回路204は、入力された伝送パラメータを繰り返し符号化するようになされている。なお、この例では、繰り返し回数は5回に設定してある。

【0072】差動変調回路205は、繰り返し符号化回路204により繰り返し符号化された伝送パラメータを、差動BPSKの信号点に割り振るようになされている。

【0073】図6は、差動変調回路205の主要部分の構成例を示す回路図である。この図に示すように、差動変調回路205は、T（Trigger）フリップフロップにより構成されている。繰り返し符号化回路204の出力は、T端子210に入力され、クロック信号端子211に印加されているクロック信号に同期して、出力端子212から差動変調されたデータが出力される。なお、図

6の回路の動作を表(1)に示す。

【0074】

【表1】

T-FFの真理値表

入力 T	出力 Q(n)
1	$\overline{Q(n-1)}$
0	$Q(n-1)$

【0075】この表に示すように、T端子210に入力されている値が“1”である場合に、クロック端子211に入力されているクロック信号が、例えば、立ち上がると、出力端子212の出力は、前回の出力値 $Q(n-1)$ を反転したものとなる。また、T端子210に入力されている値が“0”である場合、クロック端子211に入力されているクロック信号が、立ち上がると、出力端子212の出力は、前回の出力値 $Q(n-1)$ と同一の値となる。なお、この例では、差動BPSK変調であるのでQ軸成分は常に“0”とする。

【0076】MUX103は、マッピング回路62により、例えば、16QAMなどの信号点にマッピングされたデータと、差動変調回路205から出力されたデータとをフレーム構造に従って時間軸上に配置していく（詳細は後述する）。

【0077】D/A変換回路66、67は、MUX103より出力されたI軸とQ軸のデータに対応するアナログ信号に変換して出力するようになされている。LPF68、69は、D/A変換回路66、67の出力に含まれている折り返し成分を除去するようになされている。

【0078】直交変調回路70は、LPF68、69の出力と、局部発振回路71から出力される周波数 f_1 の信号とを乗算して出力する。BPF72は、直交変調回路70の出力のうち、所定の周波数帯域の信号だけを選択的に通過させるようになされている。RFコンバータ73は、BPF72の出力信号をRF帯域の信号に変換するようになされている。アンテナ74は、RFコンバータ73の出力を、送信するようになされている。

【0079】次に、以上の実施の形態の動作について説明する。

【0080】マッピング回路62に入力されたデジタル入力信号61は、例えば、16QAMなどの多値変調方式の信号点に割り振られる。そして得られたI軸とQ軸データはMUX103に供給される。

【0081】一方、繰り返し符号化回路204に入力された伝送パラメータ203は、5回繰り返して符号化され、得られたデータは差動変調回路205に入力される。

【0082】差動変調回路205では、新たに出力するデータと前回出力したデータの差分値が、繰り返し符号

化回路204から出力される値に対応するように符号化を行う。即ち、入力されたデータが“0”である場合には、前回出力したデータと同値のデータを出力し、また、入力されたデータが“1”である場合には、前回出力したデータとは異なるデータ（例えば、前回“0”が出力された場合では“1”）を出力する。

【0083】MUX103は、データのフレーム構造に従って、マッピング回路62の出力と差動変調回路205の出力とを時間軸上に配置していく。図7は、MUX103から出力されるデータのフレーム構造を示している。この図に示すように、1フレームの先頭には同一の伝送パラメータが繰り返し5個配置されており、その後について情報データが配置されている。

【0084】D/A変換回路66、67は、MUX103から出力されるI軸データとQ軸データとを対応するアナログ信号にそれぞれ変換する。そして、D/A変換回路66、67の出力信号は、LPF68、69により折り返し成分が除去された後、直交変調回路70に入力される。

【0085】直交変調回路70は、LPF68、69の出力と、局部発振回路71から出力される周波数 f_1 の信号とを乗算して直交変調して出力する。BPF72は、直交変調回路70の出力信号のうち、所定の周波数帯域の信号のみを通過させ、RFコンバータ73に供給する。RFコンバータ73は、BPF72から出力された信号をRF帯域の信号に変換してアンテナ74を介して送信する。

【0086】図8は、本発明の受信装置の第2の実施の形態の構成例を示すブロック図である。

【0087】この図において、図1と対応する部分には対応する符号が付してあるのでその説明は適宜省略する。この実施の形態では、図1の場合と比較してDFIT90が除外されている。その他の構成は図1に示す場合と同様である。

【0088】次に、図8に示す実施の形態の動作について説明する。

【0089】アンテナ81により受信されたRF信号は、IFコンバータ83により中間周波数帯域の信号に変換されて出力される。直交復調回路84は、IFコンバータ83から出力される中間周波数帯域の信号に、周波数 f_1 の信号を乗算して直交復調し、その結果得られるI軸成分とQ軸成分の信号を、LPF86、87にそれぞれ出力する。

【0090】LPF86、87は、I軸成分とQ軸成分に含まれている高域成分を除去してA/D変換回路88、89に供給する。A/D変換回路88、89は、LPF86、87の出力信号に対応するデジタルデータに変換して、DMUX111に供給する。

【0091】DMUX111は、A/D変換回路88、89から出力されたI軸データとQ軸データから、送信

データと伝送パラメータとを分離抽出し、送信データはデマッピング回路91に、また、伝送パラメータはDAMD回路131に供給する。

【0092】デマッピング回路91は、MUX111から出力されたI軸およびQ軸データをデマッピング（受信点識別）することにより、送信データを再生する。

【0093】DAMD回路131は、DMUX111から出力された伝送パラメータのI軸データとQ軸データを、それぞれ、硬判定回路143、144により1タイムスロット毎に硬判定して1ビットデータに変換し、差動復調回路145、146により差動復調する。

【0094】差動復調されたデータは、累積加算回路147、148により、1OFDMシンボルに亘って累積加算され、識別距離測定回路149、150にそれぞれ供給されるとともに、セクタ152に供給される。

【0095】識別距離測定回路149、150は、累積加算回路147、148の出力の識別距離をそれぞれ測定し、得られた値を比較回路151に出力する。比較回路151は、識別距離測定回路149、150の出力を比較して、識別距離測定回路149の出力が識別距離判定回路150の出力よりも大きい場合またはこれらが等しい場合（ $I \geq Q$ の場合）は、値“1”を出力し、また、識別距離測定回路149の出力が識別距離判定回路150の出力よりも小さい場合（ $I < Q$ の場合）には、値“0”を出力する。

【0096】セクタ152は、比較回路151の出力が“1”の場合（ $I \geq Q$ の場合）は、累積加算回路147から出力される実数成分（I軸成分）を選択して多数決判定回路153に出力する。また、比較回路151の出力が“0”の場合（ $I < Q$ の場合）には、累積加算回路148から出力される虚数成分（Q軸成分）を選択して多数決判定回路153に出力する。

【0097】多数決判定回路153は、セクタ152から出力されるデータを多数決判定して、伝送パラメータを再生する。

【0098】以上の実施の形態によれば、乗算回路が不要となるので、回路規模を縮小することが可能となる。

【0099】また、受信側において、送信側の搬送波と異なる位相の搬送波により直交復調を行うと、受信信号点は複素平面上で位相回転を起こし、正確なデータが再生できなくなるが、本実施の形態では、複数の直交軸の中で繰り返し符号の識別点からの距離の大きいものを選び、多数決判定して復号するので、そのような場合においてもデータを正確に再生することができる。

【0100】

【発明の効果】請求項1に記載の受信装置および請求項

6に記載の受信方法によれば、直交変調された情報系列を受信し、受信された情報系列を所定の直交軸に応じて直交復調し、復調された情報系列に含まれている各軸の成分を参照して、最も尤度の高い軸を選択し、選択された軸に対応する成分を用いて情報系列を再生するようにしたので、乗算回路を削減することが可能となり、その結果、回路規模を縮小することが可能となる。

【図面の簡単な説明】

【図1】本実施の形態の構成例を説明するブロック図である。

【図2】図1に示すDAMDの詳細な構成例を説明するブロック図である。

【図3】図2に示す差動復号回路の詳細な構成例を示すブロック図である。

【図4】図2に示す識別距離測定回路の詳細な構成例を示すブロック図である。

【図5】本発明の受信装置の第2の実施の形態に対応する送信装置の詳細な構成例を示すブロック図である。

【図6】図5に示す差動変調回路の詳細な構成例を示すブロック図である。

【図7】図5に示すMUXから出力されるデータのフレーム構造を示す図である。

【図8】本発明の受信装置の第2の実施の形態の構成例を示すブロック図である。

【図9】従来のマルチキャリア送信装置の構成例を示すブロック図である。

【図10】従来のマルチキャリア受信装置の構成例を示すブロック図である。

【図11】従来のOFDM送信装置の構成例を示すブロック図である。

【図12】従来のOFDM受信装置の構成例を示すブロック図である。

【図13】伝送パラメータが挿入されたサブキャリアの構成例を説明する図である。

【図14】伝送パラメータを含むOFDM送信装置の構成例を示すブロック図である。

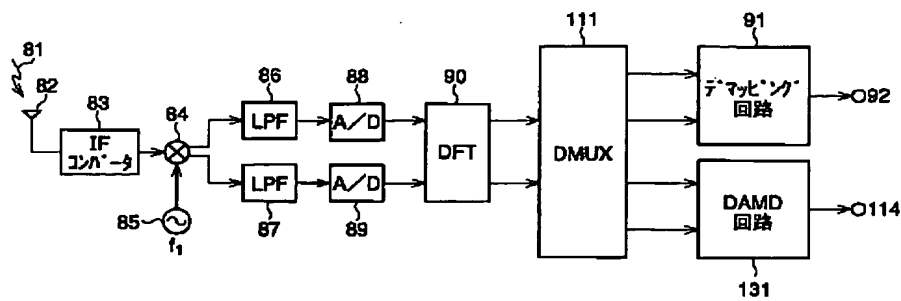
【図15】伝送パラメータを含むOFDM受信装置の構成例を示すブロック図である。

【図16】図15に示す差動復調回路の構成例を示すブロック図である。

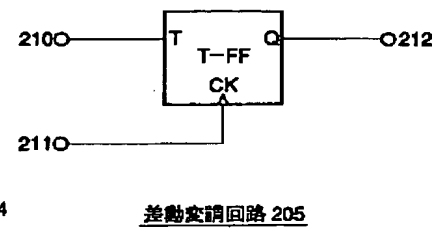
【符号の説明】

82 アンテナ（受信手段）、84 直交復調回路（復調手段）、145、146 差動復号回路（復号手段）、149、150 識別距離測定回路（算出手段）、152 セクタ（選択手段）、153 多数決判定回路（再生手段、判定手段）

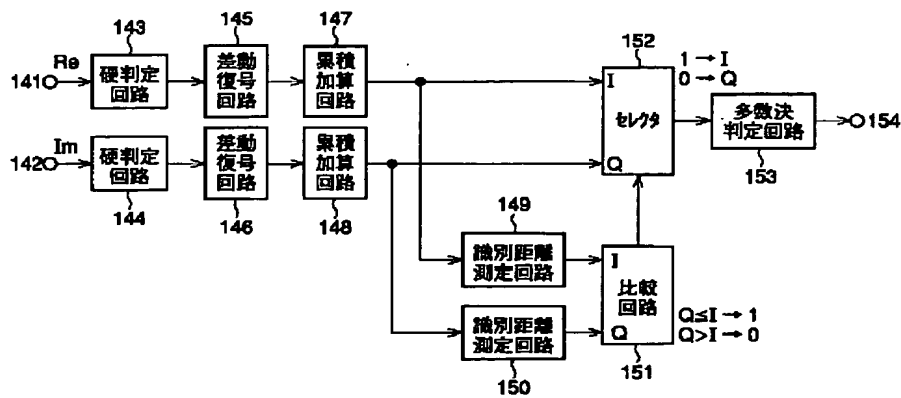
【図1】



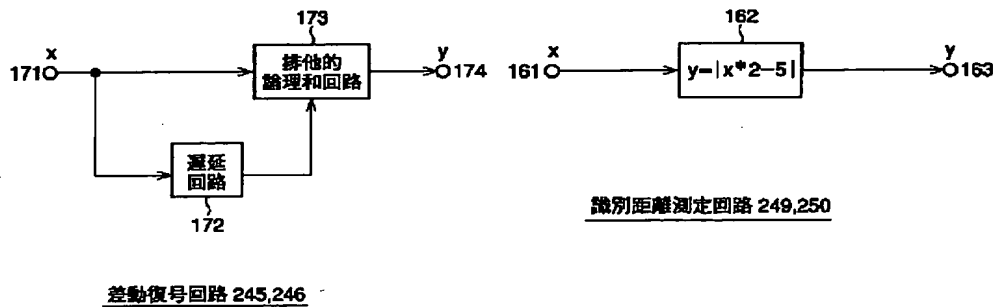
【図6】



【図2】

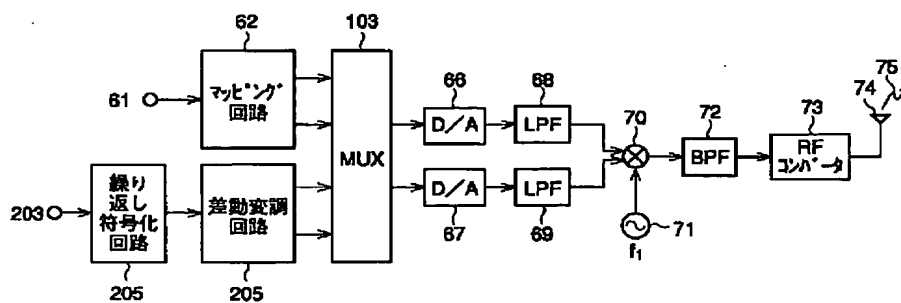


【図3】

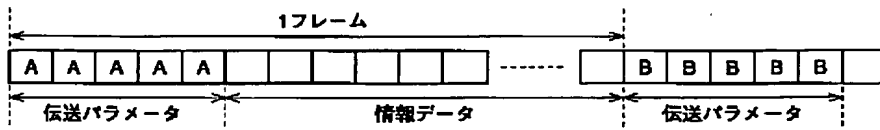


【図4】

【図5】

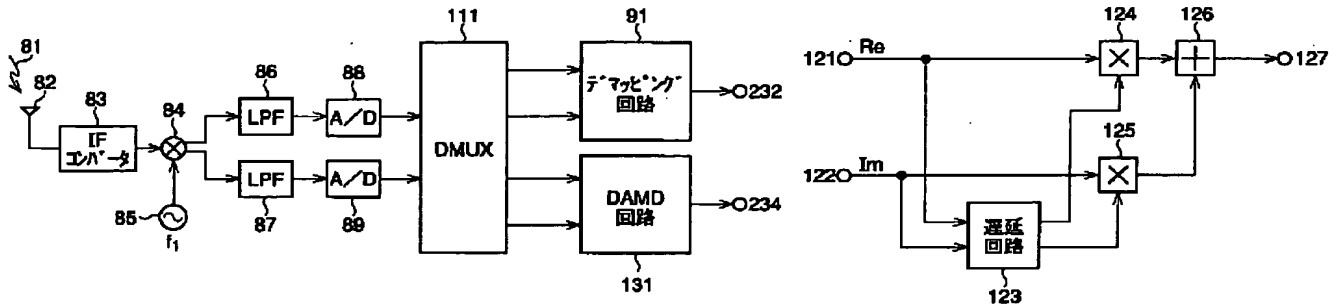


【図 7】

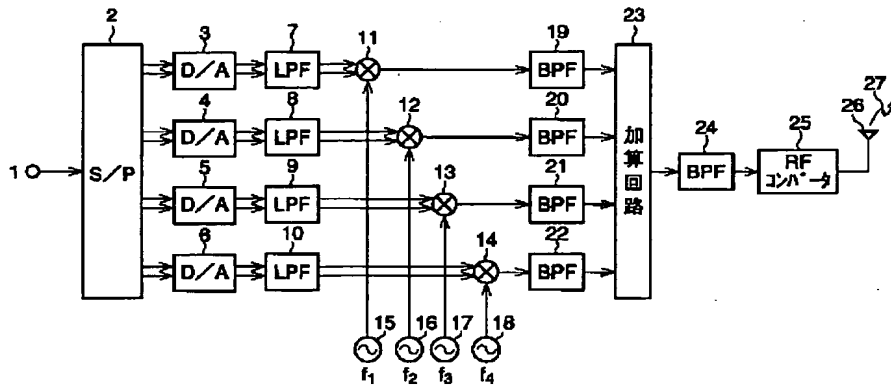


【図 8】

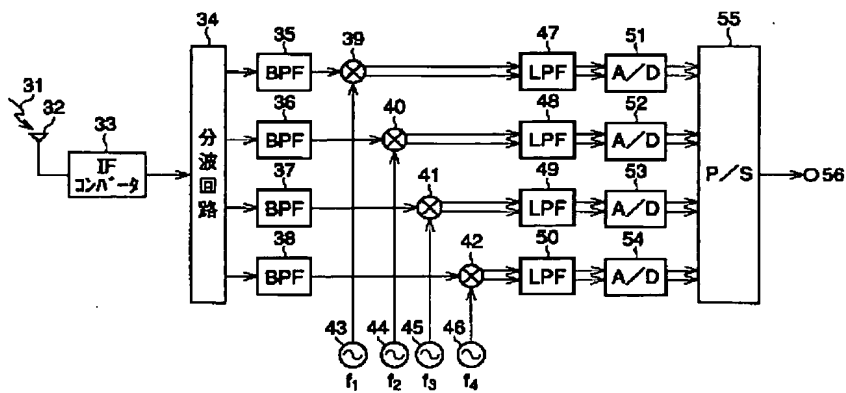
【図 16】



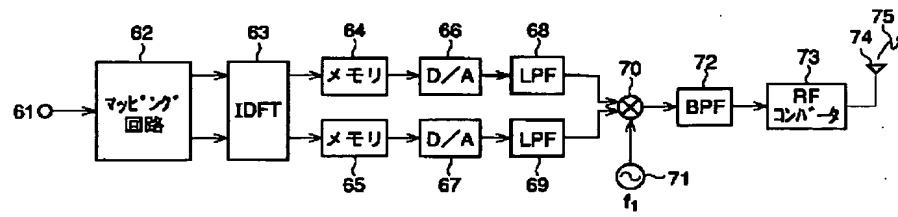
【図 9】



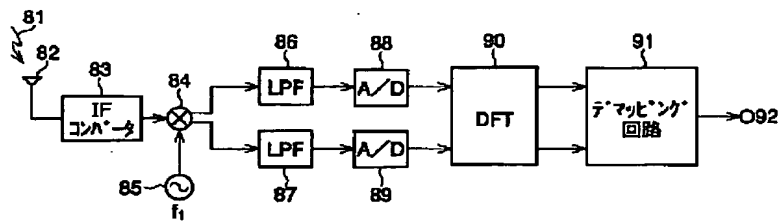
【図 10】



【図11】

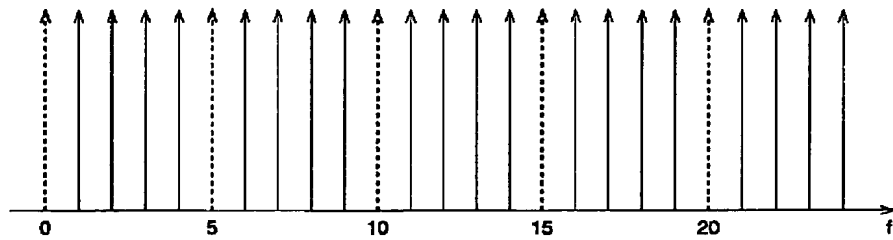


【図12】

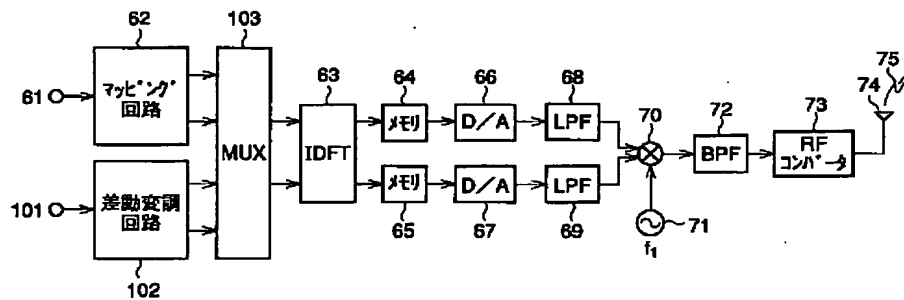


【図13】

—— 伝送データ
 ----- 伝送パラメータ



【図14】



【図15】

